

## 利用ADE9153A在系统中添加电能监控功能的PCB布局考量

作者: Aaron Heredia

### 简介

在系统中添加电能计量功能通常会涉及大量的校准流程。ADE9153A是一款具有mSure®自动校准功能的电能计量IC，可以简化电能计量系统的校准流程。ADE9153A可以集成到各种系统应用中，例如街道照明、数据中心电能效率测量、智能配电、智能插头和设备健康。

图1显示ADE9153A与单相计量系统的基本连接，其中采用锰铜来检测电流，采用分压器来检测电压。隔离栅将控制器与ADE9153A隔离，由于ADE9153A的接地电压较高，存在危险，因此许多应用都有隔离要求。

本应用笔记描述在现有系统中添加ADE9153A能量监控电路时的PCB布局考量。

除了本应用笔记之外，您还可以参考ADE9153A数据手册、ADE9153A技术参考手册，以及EV-ADE9153ASHIELDZ用户指南。

## 目录

简介 .....	1	电源 .....	7
修订历史 .....	2	接地和隔离 .....	8
ADE9153A PCB 布局建议 .....	4	应用示例 .....	11
相电流通道 .....	4	智能街道照明 .....	11
零线电流通道（可选） .....	4	多输出电能计量 .....	11
电压通道 .....	5	结论 .....	12
抗混叠滤波器 .....	6		
晶振和电容 .....	6		

## 修订历史

2018年12月—修订版0：初始版

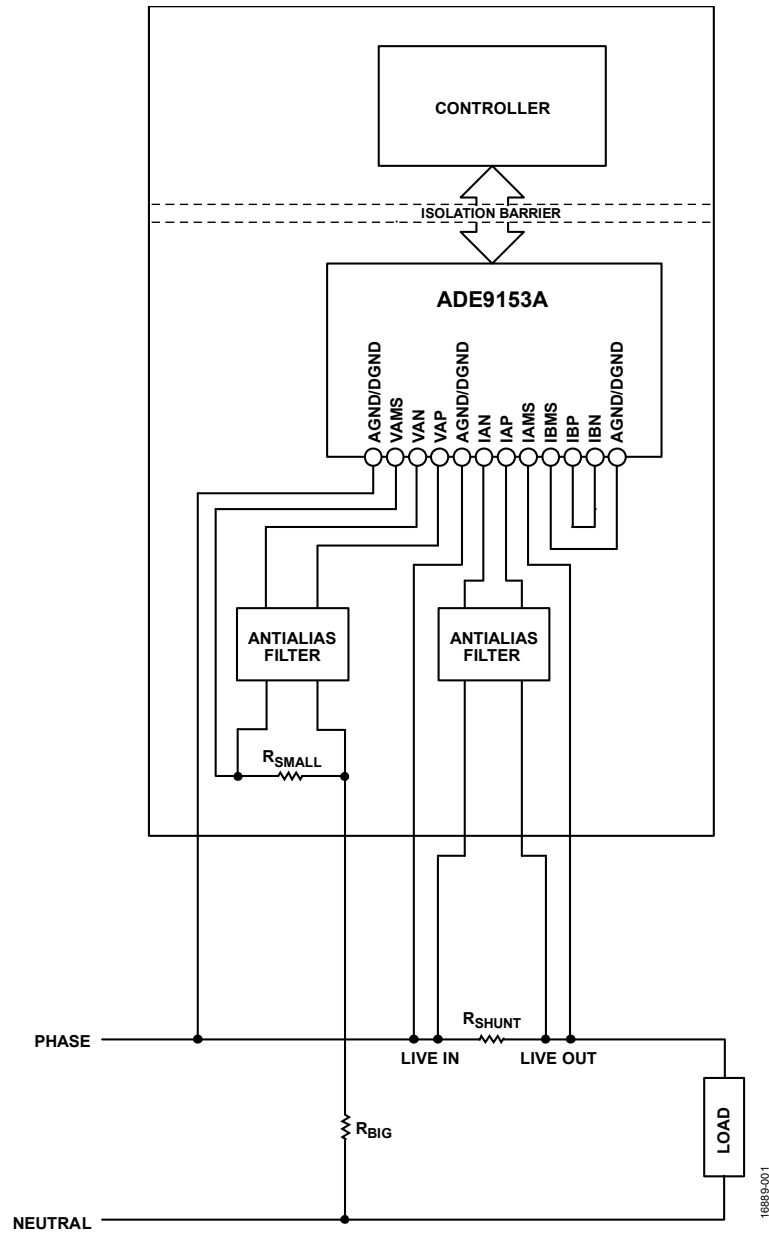


图1. ADE9153A与主系统连接 (未显示所有连接)

## ADE9153A PCB布局建议

ADE9153A的*mSure*特性要求设计锰铜、电流互感器(CT)和印刷电路板(PCB)布局时需要有一些特殊考量。

### 相电流通道

ADE9153A的电流通道设计与其他电能计量IC不同，因为ADE9153A需要为传感器提供额外的接线端子，也需要PCB空间来实现*mSure*功能。

通过ADE9153A IAMS引脚可以将*mSure*信号注入到锰铜电阻之中。PCB布局设计关乎电能计量系统的性能。

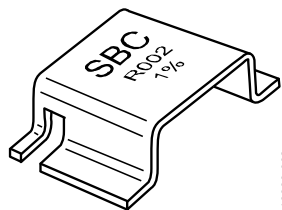


图2. 表面贴装式(SMD)锰铜电流分流器

图2显示具有EV-ADE9153ASHIELDZ的SMD锰铜电流分流器。印刷电路板中有一部分连接至ADE9153A的IAMS引脚和接地(GND)层用于实现*mSure*功能。

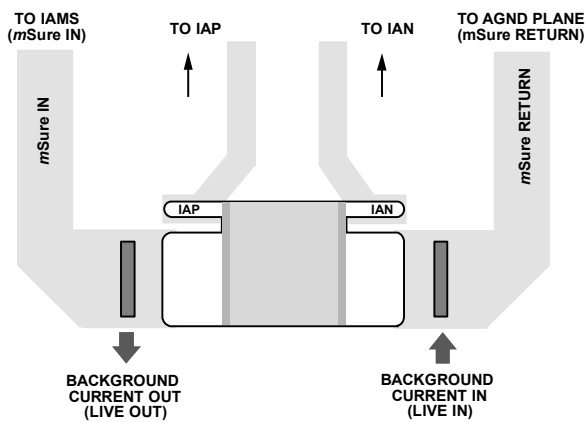


图3. 采用SMD锰铜电流分流器的PCB尺寸和走线建议

图3所示为SMD锰铜电流分流器的顶视图及推荐的PCB尺寸和走线。分流器的IAP端子是电流通道的正差分端子，其IAN端子是电流通道的负差分端子。出于设计考虑，当电流通道信号更容易通过IAN引脚路由时，分流器的线路电流需要反相，且AI\_PGAGAIN寄存器中的AI\_SWAP位必须设置为0x0。

图3还显示*mSure*输入走线直接连接至IAMS引脚(引脚6)，*mSure*返回走线连接至接地层。

需要让*mSure*输入走线和*mSure*返回走线远离模数转换器(ADC)输入走线(IAP和IAN)。*mSure*返回接地层的信号路径必须尽可能最短，接地层连接至DGND(引脚1)。

自动校准期间，ADE9153A的IAMS引脚通过*mSure*输入走线输出*mSure*信号，并将信号注入锰铜。在IAMS引脚和靠近IAMS引脚的接地层上必须跨接一个电容值在0.1  $\mu\text{F}$ 和1  $\mu\text{F}$ 之间的电容。该电容可保护电路不受电快速瞬变的影响(见图4)。

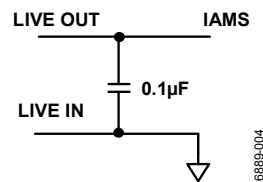


图4. 抗电快速瞬变干扰的IAMS电容

距离IAMS引脚最远的走线必须约为1.5毫米宽，以便有效管理IAMS引脚的输出电流。该走线越靠近引脚，宽度逐渐变窄，最终约0.25毫米，与引脚宽度匹配。

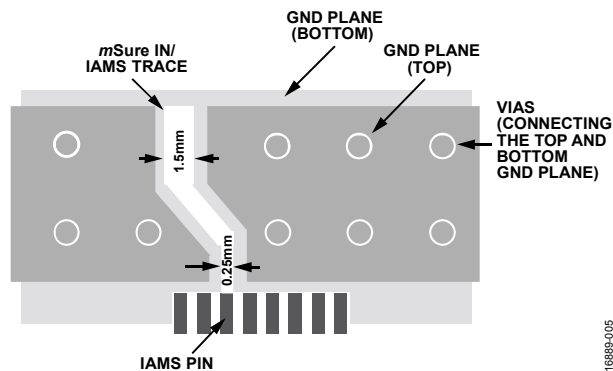


图5. IAMS走线

图5显示PCB上的IAMS走线(*mSure*输入走线)。在PCB的顶层和底层，该走线被接地层环绕；顶层和底层通过孔互连。

### 零线电流通道(可选)

图6显示在IB端子(IMBS、IBN和IBP)使用电流互感器的推荐方法。穿过电流互感器的*mSure*新增绕线和零线之间必须进行电气隔离。将连接CT负载电阻的端子绕线IBMS端子直接连接至芯片的IBMS引脚(引脚19)，将绕线IBMS\_BACK端子、返回走线连接至接地层。

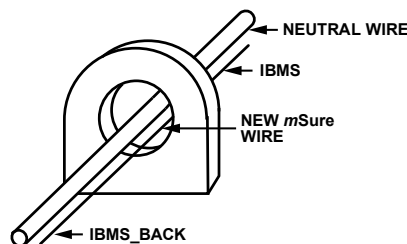


图6. 采用*mSure*注入端子的CT设计

ADE9153A的IBMS引脚输出*mSure*信号，然后进入零线CT的初级绕组。此信号返回接地层的路径必须尽可能最短，接地层连接至DGND（引脚20）。在IBMS走线和靠近IBMS引脚的接地层之间放置一个电容，以便抗电快速瞬变干扰。推荐的IBMS原理图和PCB布局与推荐的IAMS原理图和PCB布局类似，如图4和图5所示。

如果电能计量系统不需要测量零线电流，则短接零线电流通道输入IBN（引脚11）和IBP（引脚12）。此外，短接与接地层和DGND（引脚20）连接的IBMS（引脚19），如图7所示。

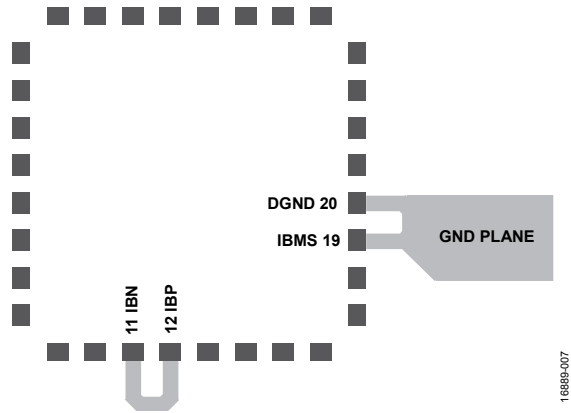


图7. 未使用IBP引脚、IBN引脚和IBMS引脚时的推荐走线连接

### 电压通道

图8显示用来测量交流电压的接口电路。ADE9153A的VAMS引脚输出*mSure*信号，然后该信号进入分压器网络底部。电压通道上的衰减网络设计，确保网络的转折频率(3 dB)与电流通道输入中的抗混叠滤波器的转折频率相匹配。

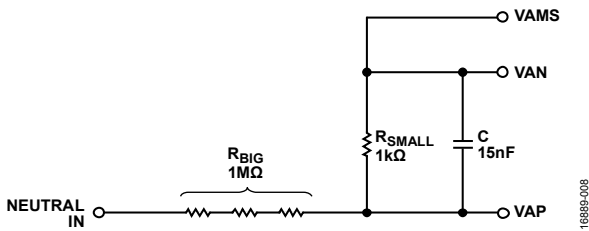


图8. 电压通道原理图

短接VAN引脚和VAMS引脚，可在VAP走线周围形成全面保护，如图9所示。沿着VAP走线，用裸铜VAMS走线构建保护路径，宽0.1毫米。

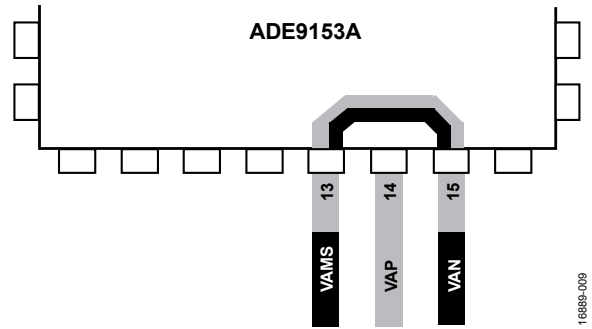


图9. VAP走线

保护走线必须穿过ADE9153A封装底部，并将VAMS引脚连接至VAN引脚。此走线必须尽可能靠近VAP引脚，并且如图10中的标签3所示，包含小部分裸铜。

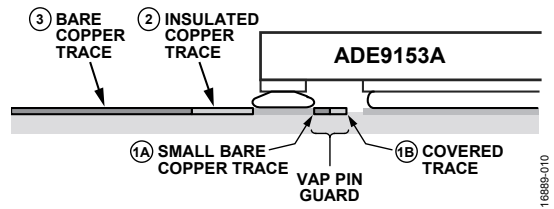


图10. ADE9153A和VAP引脚保护侧视图

图10所示为PCB上安装ADE9153A的VAP引脚保护PCB布局的侧视图。图中有以下带编号的标签：

- 标签1A和标签1B表示VAP引脚后面的保护走线。将此裸铜走线与ADE9153A的VAMS（引脚13）和VAN（引脚15）的裸露焊盘短接不会对器件性能产生任何负面影响。确保此走线有足够的空间，避免该走线与ADE9153A中心的裸露焊盘短接。
- 标签2表示裸铜走线和引脚13及15的裸露焊盘之间的覆盖走线。确保此走线已进行绝缘处理，便于焊接器件。
- 标签3表示沿着走线至分压器的整段裸铜。为了便于焊接，确保这段裸铜走线不会延伸到ADE9153A的引脚13和引脚15的裸露焊盘。确保引脚附近的走线完全绝缘并且未裸露在外。

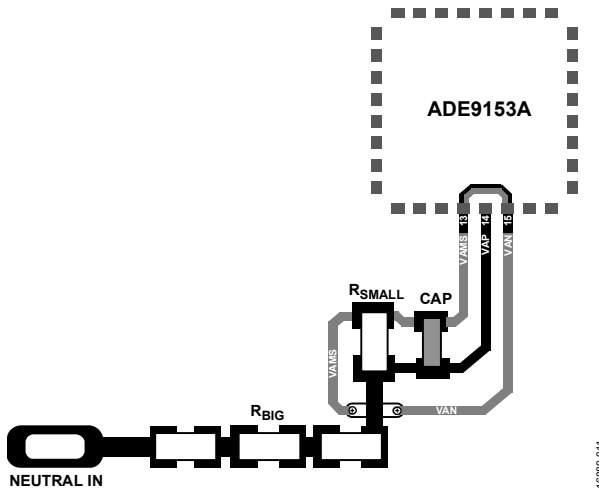


图11. VAMS和VAN保护

出于抗噪目的，会通过过孔和底层走线，在VAMS和VAN保护连接周围设置一小段走线（见图12）。

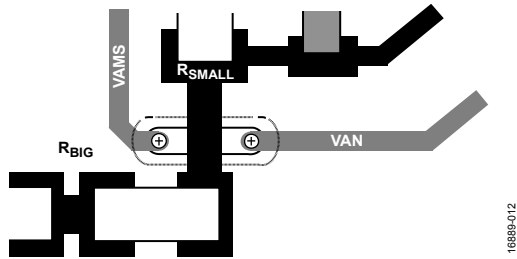


图12. VAMS和VAN由过孔互连

### 抗混叠滤波器

图13和图14显示电流通道的抗混叠滤波器原理图。此滤波器必须接在靠近锰铜分流器端子的位置，或者，如果存在零线通道，则应安装在靠近CT的位置。在此PCB布局中，确保抗混叠电容对称且靠近模拟前端，平行走线馈入引脚。电压通道部分描述了电压通道的抗混叠滤波器。

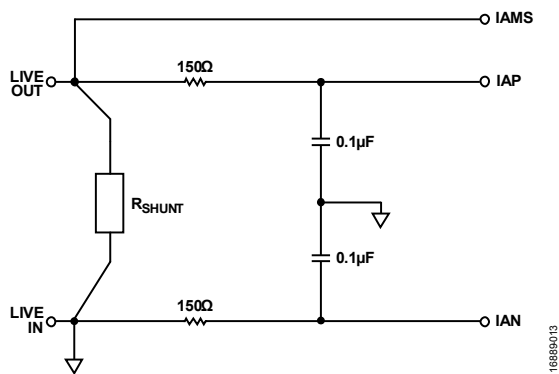


图13. 相电流通道抗混叠原理图

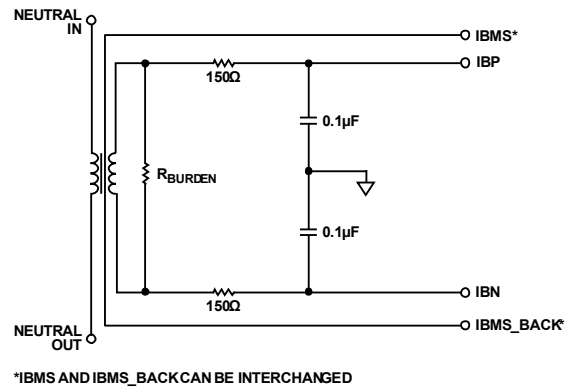


图14. 零线电流通道抗混叠原理图

### 晶振和电容

为了实现最优的mSure自动校准性能，请参阅晶振部分和抗混叠电容部分有关选择晶振和抗混叠电容的说明考虑相关参数。

#### 晶振

按照以下规格选择晶振：

- 工作温度：-40°C至+85°C
- 频率容差：≤±50 ppm
- 频率稳定性：≤±30 ppm

为了保护CLKIN引脚和CLKOUT引脚免受噪声和干扰，避免在负载电容、CLKIN引脚和CLKOUT引脚之间形成长连接线，因为这会在晶振PCB布局中形成大型环路。

确保让CLKIN引脚的负载电容尽可能靠近该引脚。确保让CLKOUT引脚的负载电容靠近该引脚，但其距离可以大于CLKIN负载电容和CLKIN引脚之间的距离。

避免与负载电容形成长连接，以免在晶振PCB布局中出现大型环路。此配置可以保护CLKIN引脚和CLKOUT引脚免受噪声和干扰。

为了防止时钟的快速信号与信号走线耦合，不要在晶振PCB布局附近布设信号走线。

有关计算负载电容值和选择晶振的详细信息，请参阅[ADE9153A技术参考手册](#)。

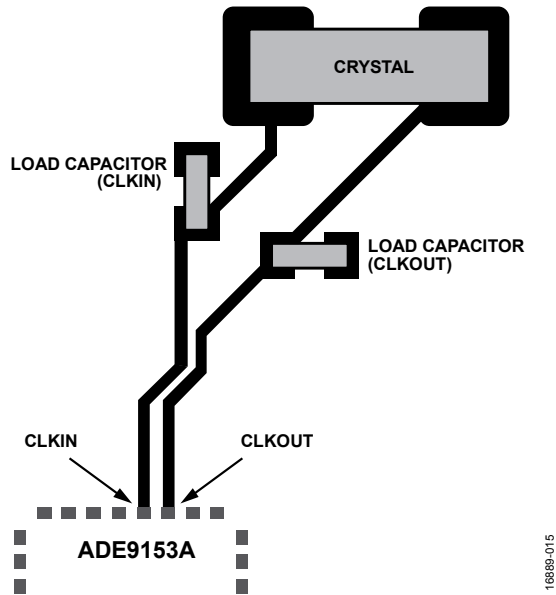


图15. 推荐的晶振和负载电容PCB布局

### 抗混叠电容

在相电流通道、零线电流通道和电压通道的输入端使用C0G (NP0)抗混叠电容。

### 去耦电容

去耦电容的推荐电容值为4.7 nF和0.1  $\mu$ F。放置这些电容时，确保0.1  $\mu$ F电容最靠近芯片，且电容和器件引脚之间的连线尽可能短（见图16）。

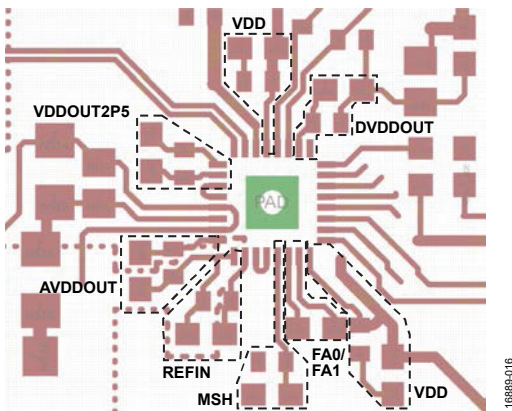


图16. ADE9153A上的电容PCB布局

将AGND引脚和DGND引脚连接至PCB顶层的接地层。在这些引脚附近设置过孔，将引脚连接至PCB底层的接地层。

REFIN和AVDDOUT去耦电容通过GND连接至AGND引脚（引脚17），如图17所示。PCB底层靠近AGND引脚、穿过接地层的过孔能够改善此区域的接地PCB布局。

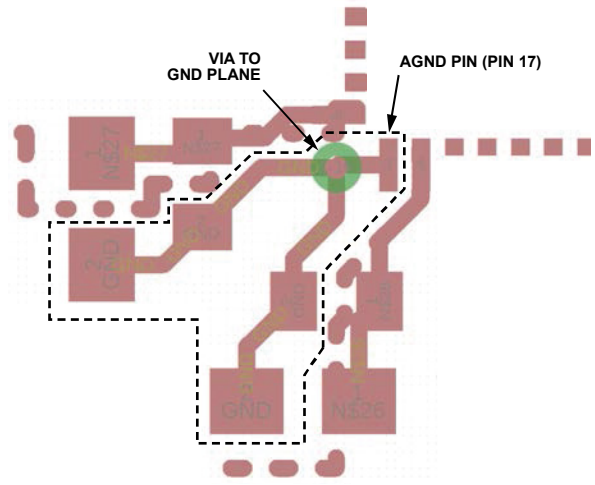


图17. REFIN和AVDDOUT接地去耦电容连接

### 电源

EV-ADE9153ASHIELDZ使用ADuM6000隔离直流-直流转换器为ADE9153A供电。

此电路板配有隔离电源。但是，ADE9153A的系统电源可以隔离，也可以不隔离。选择使用哪种电源，取决于应用类型和系统设计。

### 使用隔离电源的连接

电表的电源输入需要连接至火线端子和零线端子。使用隔离电源时，将变压器输入和火线端子（连接至电流分流器）接地。只能通过电流分流器，而非接地层将变压器输入连接至火线端子。确保接地层和变压器输入只在火线端子这一点相交。

将金属氧化物变阻器(MOV)跨接在靠近火线端子和零线端子的位置。这个MOV可以保护电源和分压器，避免其受高压影响，防止相线和零线电路中出现高电流。驱动零线端子时，该走线不得干扰IAMS走线和IBMS走线下方的接地层。该电源输出接地必须连接至接地层。图18显示推荐的电源连接。

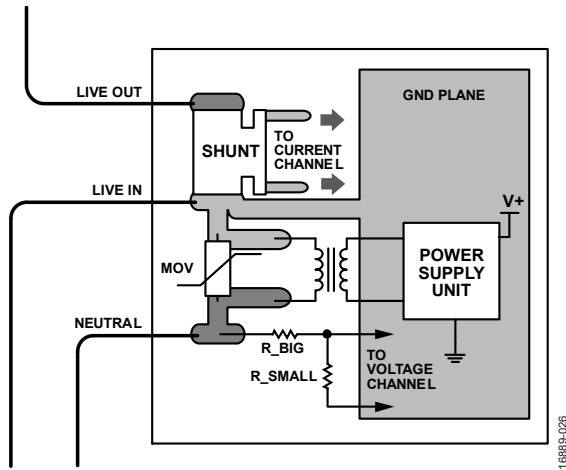


图18. 隔离电源接地连接

### 使用非隔离电源的连接

使用非隔离电源时，通过电流分流器将火线端子连接至MOV。将MOV的另一个端子连接至零线端子，以及连接至电源的正温度系数(PTC)热敏电阻。如果出现错误，MOV可保护设备不受电源电流激增影响。图19显示非隔离电源连接。

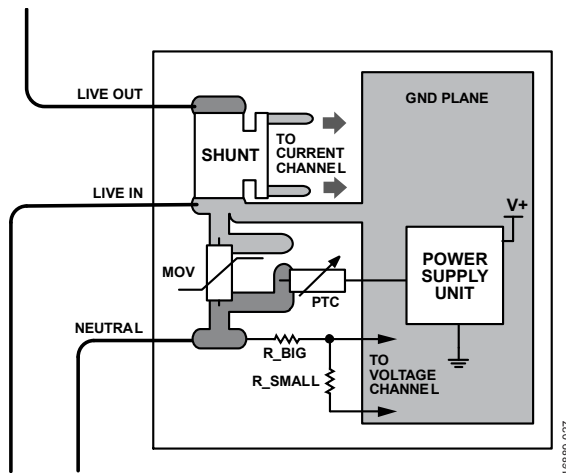


图19. 非隔离电源连接

## 接地和隔离

ADE9153A的接地和微控制器的接地必须正确隔离。在配置主接地PCB布局时，要考虑设备、传感器、电源和设备其他组件的位置。本部分通过EV-ADE9153ASHIELDZ的接地PCB布局来说明主接地和次接地的划分（见图20）。

### 接地层

必须合理规划接地设计，以尽可能减少来自内部和外部的噪声。不当的接地设计会导致噪声进入设备，进而影响模拟电路和mSure通道的性能和功能。建议在PCB顶层和底层均设置接地层。

图20左侧描述了底层的接地层PCB布局。

次接地层(SGND)是控制器接地层，与ADE9153A的所有接地和火线完全绝缘。

抗混叠滤波器、电流分流器和分压器（上部）不会干扰接地层。有关电源的详细信息，请参阅电源部分。

### 主接地层

构建主接地层时，请遵循以下原则：

- 通过接地层，将ADE9153A的AGND引脚和DGND引脚尽可能与阻抗最低的连接相连。
- 通过电流分流器，将火线与顶层接地层连接。
- 模拟接地在接地层端接。（接地层也为ADE9153A中的数字电路提供接地参考。）
- 将DGND引脚连接至顶层接地层。ADE9153A的去耦电容、晶体振荡器、电源输出接地，以及其他许多支持组件都在接地层接地。



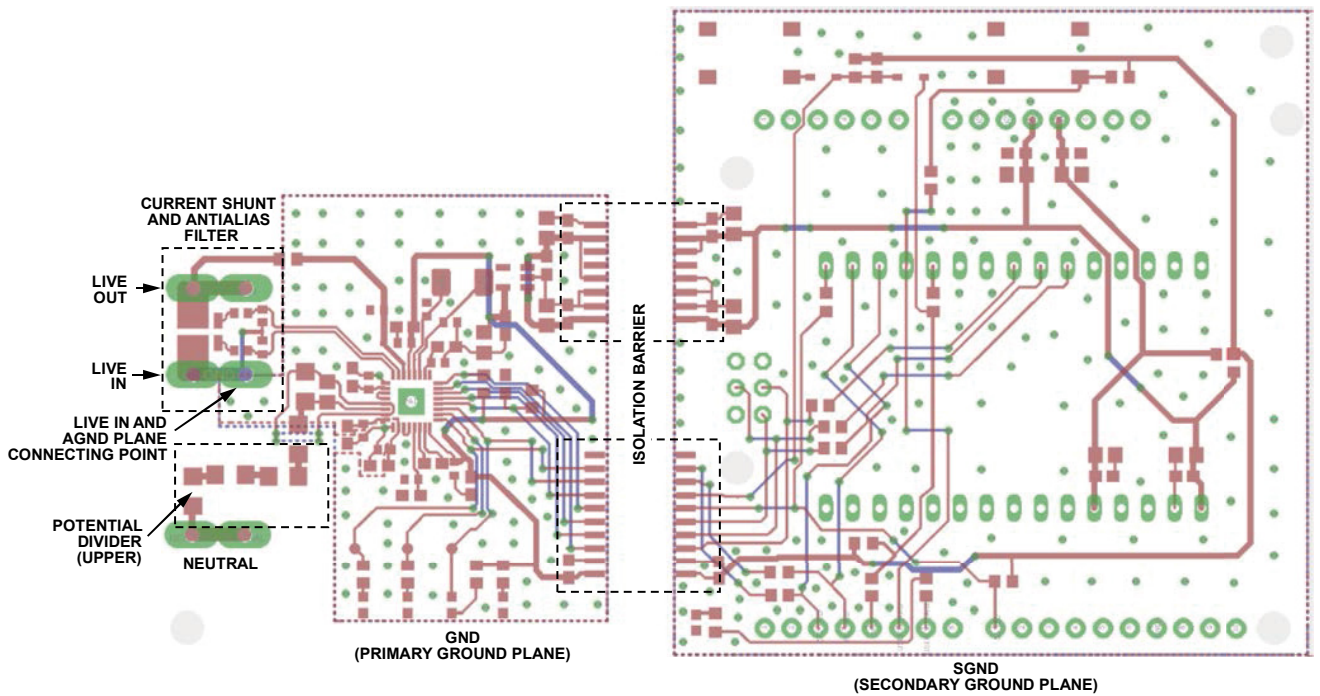
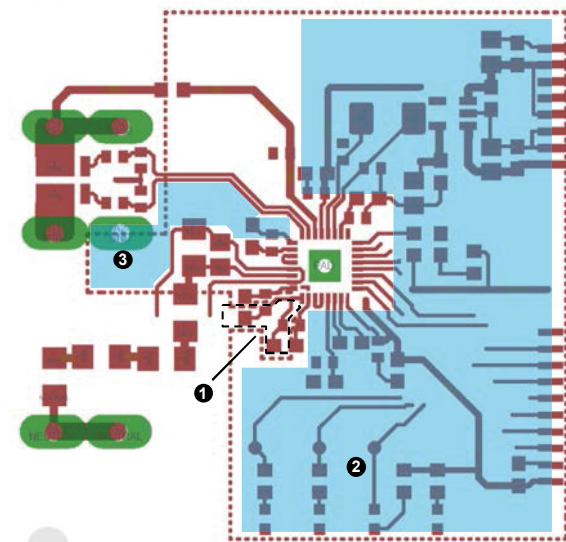


图20. EV-ADE9153ASHIELDZ PCB



- NOTES
1. REFIN AND AVDD GROUND TO GND PLANE.
  2. GND PLANE SURROUNDING THE TOP LAYER.
  3. GND PLANE CONNECTED TO LIVE IN.

图21. 接地层 (顶层)

图21显示ADE9153A的典型接地层连接。标签2表示接地层。REFIN和AVDDOUT的接地直接连接至AGND引脚，并未形成一个层（参见晶振和电容部分）。

过孔连接PCB顶层和底层的接地层（见图22）。DGND和AGND引脚必须通过靠近引脚的过孔连接至顶层和底层的接地层。

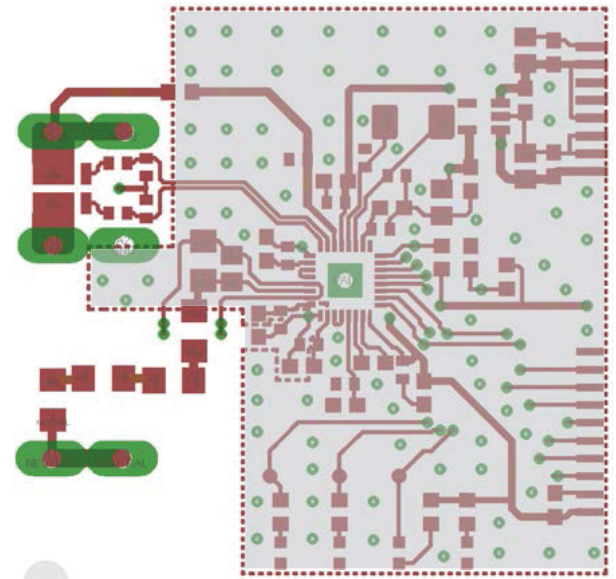


图22. 带过孔的接地层 (底层)

如图23所示，接地层位于VAN和VAMS保护的下方。此接地层保护分压器的低电阻，以及电压通道的抗混叠滤波器。分压器上部高压侧的下方没有接地层。

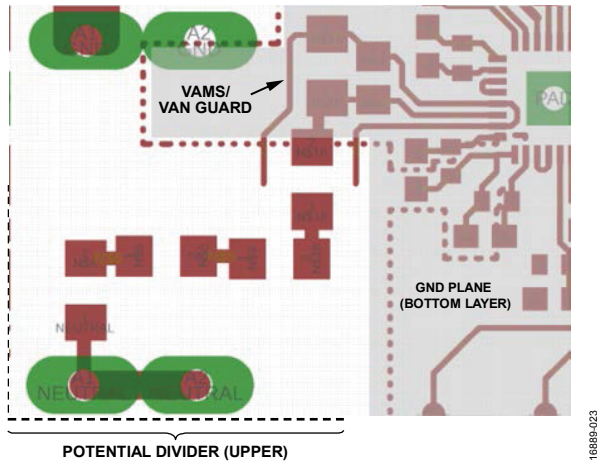


图23. 处于VAMS和VAN保护下方的接地层

## 隔离

在系统级应用中添加电能计量功能时，需要设置隔离栅，将电压、电能计量电路的接地和控制器隔离开来。

ADE9153A在交流电压下浮空。因此，需要提供隔离，以保证安全。通常在ADE9153A和微控制器单元(MCU)之间设置隔离。或者，在MCU和通信之间设置隔离。

隔离栅必须包含隔离器或带电源隔离或数据隔离通道的IC，以便将包含电能计量系统的高压侧和包含控制器或系统处理器的安全侧隔离开来（见图24）。在EV-ADE9153ASHIELDZ上，ADUM6000ARIZ提供隔离电源，ADUM4152BRIZ SPIsolator®隔离串行外设接口(SPI)和低速数字接口信号。

选择隔离设备时，请考虑一些关键要求，例如数据速率、空间要求以及电压要求。

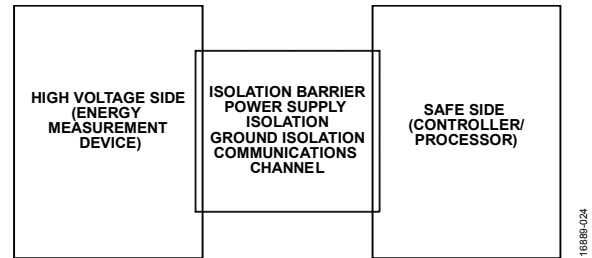


图24. EV-ADE9153ASHIELDZ的隔离栅

## 应用示例

### 智能街道照明

智能街道照明将计费级电能计量功能集成到系统中，旨在提高能效，并提供自动开关控制、亮度控制和故障报警功能。智能街道照明的独有特性是支持远程维护和开发，因此适合采用ADE9153A的自动校准技术。

在电能计量应用中，电表的电源消耗不会计入客户账单，因此，电表的电源要设置在分流电阻之前。在有些应用中，例如某些街道照明应用，其配置要求测量包括测量模块在内的整个负载的功耗。在这种情况下，电源要设置在分流

电阻之后。*mSure*需要使用分流传感器，调整其功耗可能导致*mSure*结果出现误差，电源设计不同，误差情况也不同。这些误差与电源设计相关，必须在每个完整系统上测量。这些误差可能只有零点几个百分点。按照标准建议，在分流电阻之前连接模块的电源。

### 多输出电能计量

数据中心的配电装置(PDU)采用多个单相插座来分配电能。利用ADE9153A可监测每个插座消耗的电能。图26为PDU应用中采用多个ADE9153A设备的示意图。

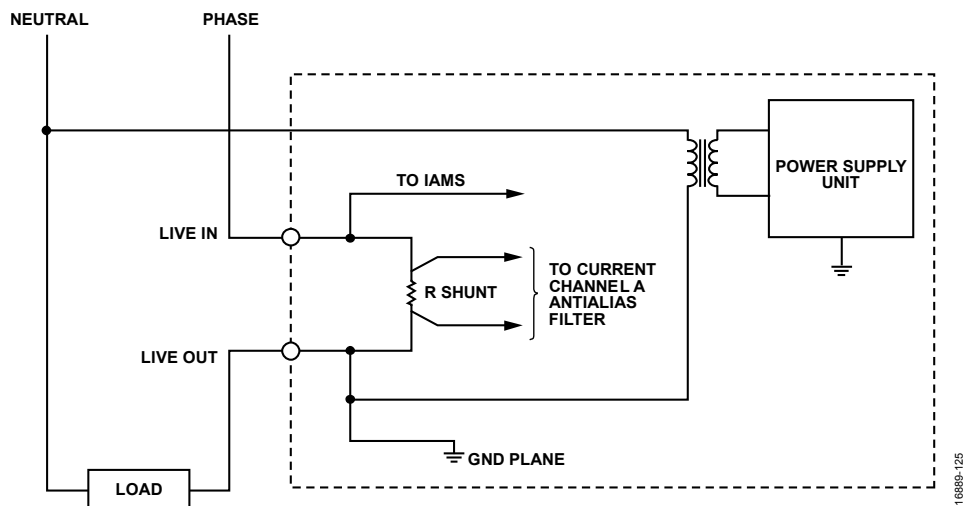


图25. 分流电阻之后的电源连接

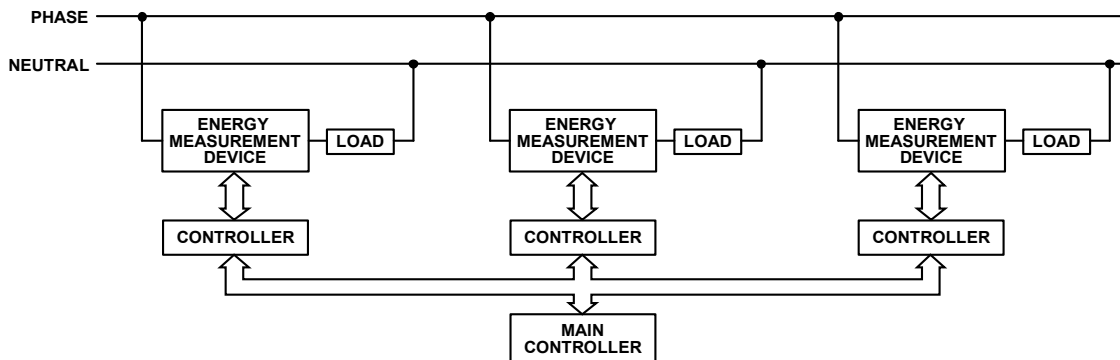


图26. 多输出电能计量

## 结论

将ADE9153A作为电能计量设备添加至系统中时，本应用笔记提供的指南和建议至关重要。

这些建议简要汇总如下：

- SMD电流通道的PCB布局必须包含*mSure*输入路径和*mSure*返回路径（用于IAMS注入）。确保在IAMS上放置一个电容并接地，以抵御电快速瞬变干扰。
- 大部分应用并不需要零线电流测量。在这种情况下，必须将IBP引脚和IPN引脚短接在一起，IBMS引脚和DGND引脚短接在一起。使用电流互感器来测量零线电流通道时，需要为IBMS接入提供额外线路。
- 分压器的VAP走线周围必须提供VAMS和VAN保护。遵循推荐的PCB布局和铺铜走线要求。
- 抗混叠滤波器必须对称，且靠近传感器放置，平行走线馈入ADE9153A的引脚。
- 晶振的频率容差必须 $\leq \pm 50$  ppm，稳定性频率 $\leq \pm 30$  ppm。确保晶振的负载电容靠近引脚位置。
- 系统可以使用来自控制器的电源，或者ADE9153A的独立电源。遵循PCB布局建议。
- 设备的所有接地必须在接地面汇合。确保将系统的高压测和安全侧隔离开来。