

面向可调低压差稳压器的降噪网络

作者: Glenn Morita

简介

噪声对高性能模拟电路设计人员来说是一个极其重要的参数。对高速时钟、模数转换器(ADC)、数模转换器(DAC)、电压控制振荡器(VCO)和锁相环(PLL)来说尤其如此。降低输出电压噪声的关键是保持交流闭环增益接近单位增益,且不影响交流性能和直流闭环增益。

本应用笔记描述如何用简单的RC网络降低可调低压差稳压器(LDO)的输出噪声。我们将提供针对多个LDO的实验数据,以展示这一简单电路技术的有效性。尽管降噪(NR)是本应用笔记的重点,但同时一些测试数据也展示了降噪对电源抑制比(PSRR)和瞬变负载响应的影响。

图1显示典型可调LDO的简化框图。输出电压 V_{OUT} 是基准电压 V_R 和误差放大器直流闭环增益的函数。将基准电压与直流闭环增益相乘可以算出输出电压。公式如下

$$V_{OUT} = V_R \times \left(1 + \frac{R1}{R2}\right) \quad (1)$$

其中, $\left(1 + \frac{R1}{R2}\right)$ 为直流闭环增益。

误差放大器噪声 V_N 也乘以相同的因数,得到的输出噪声随设定输出电压值而成比例的增加。

当输出电压比基准电压小两倍时,输出噪声仅会小幅增加。然而,对于许多敏感型应用来说,这个小幅增加却是不可接受的。

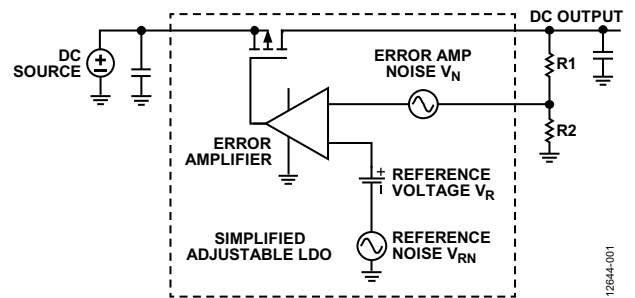


图1.显示内部噪声源的可调LDO简化框图

目录

简介.....	1	LDO PSRR	5
修订历史.....	2	改善PSRR.....	6
LDO中的噪声.....	3	瞬变负载改善.....	7
降低LDO噪声.....	3	对启动时间的影响.....	7
LDO噪声示例.....	4	总结.....	8
降噪网络.....	5		
配合ADP7142运用降噪网络的设计示例.....	5		

修订历史

2014年10月—修订版0：初始版

LDO中的噪声

LDO的主要内部噪声源是内部基准电压和误差放大器。

现代LDO采用数百nA的内部偏置电流工作，以便实现15 μ A或更低的静态电流。这种低偏置电流要求使用高达1 G Ω 级的大值偏置电阻。相比分立式设计，采用低偏置工作电流，会导致误差放大器和基准电压电路的噪声增大。

典型的LDO采用一个电阻分压器来设置输出电压。因而交流闭环增益等于直流闭环增益加一。误差放大器的噪声增益也等于交流闭环增益。

降低LDO噪声

用于降低LDO噪声的方法主要有两种。

- 对基准电压进行滤波
- 降低误差放大器的噪声增益

某些LDO允许使用外部电容来对基准电压进行滤波。事实上，许多超低噪声LDO要求使用外部降噪电容(在应用示意图中一般表示为 C_{BYP})来实现其低噪声性能。只对基准电压滤波，这种方法的不足在于，误差放大器噪声和任何残余基准电压噪声会被闭环增益放大，结果带来与输出电压成比例的噪声。

图2所示为ADP125的噪声频谱密度，其中，输出电压设为500 mV、1 V、2.5 V和4 V。结果表明，噪声随输出电压的增加而增加，这是搭载 C_{BYP} 电容的LDO的典型行为。

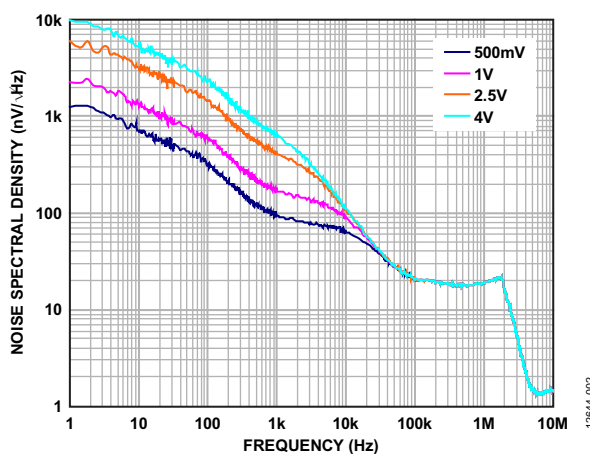


图2. ADP125不同输出电压下的噪声频谱密度

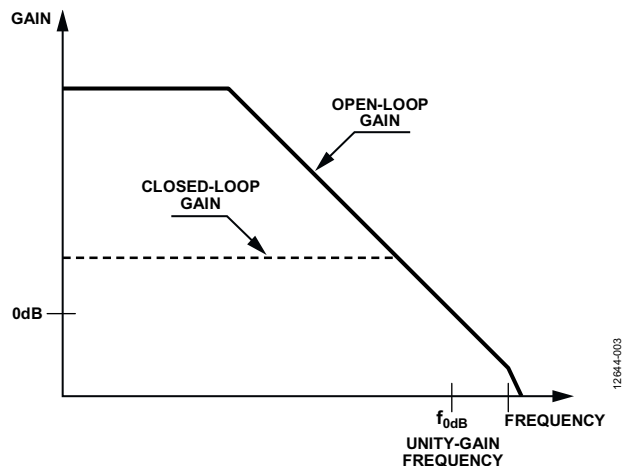


图3. LDO闭环和开环增益频率响应

降低误差放大器的噪声增益可使LDO的输出噪声不随输出电压上升而大幅增加。遗憾的是，对于固定输出LDO，由于无法接入反馈节点，输出噪声一般无法降低。然而幸运的是，在可调输出LDO中，很容易接入反馈节点。

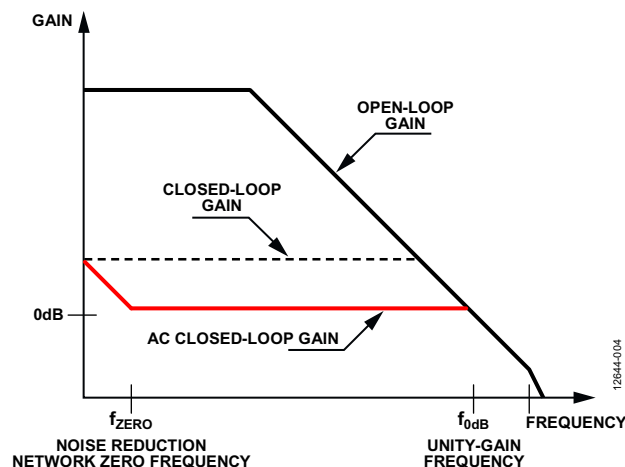


图4. 采用降噪网络时的交流闭环频率响应

图4比较了经合理设计降噪网络的交流闭环增益和未进行修改的闭环增益。对于LDO的大部分带宽，交流增益接近单位增益。结果降低了基准电压和误差放大器的噪声放大大幅度。

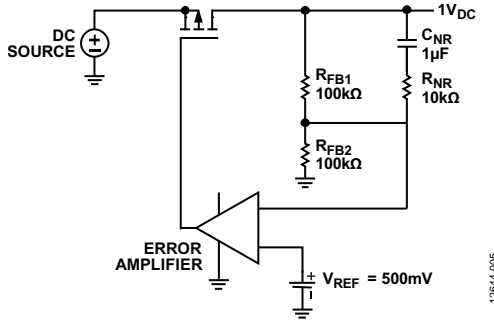


图5. 降低可调LDO的噪声增益

图5所示为一个1 V输出可调LDO，其中，通过 R_{FB1} 和 R_{FB2} 设置输出电压。通过 R_{NR} 和 C_{NR} 降低误差放大器的噪声增益。有些LDO具有低相位裕量，或者在单位增益下不稳定；因此，可以随机选择 R_{NR} 阻值使放大器的高频增益接近1.1。尽管降噪幅度会减小，但为了确保LDO保持稳定， R_{NR} 的阻值可以根据需要进行调整。所选的 C_{NR} 用于将降噪网络的低频零点(由 C_{NR} 、 R_{FB1} 和 R_{NR} 构成)设置在10 Hz以下，确保1/f区域的噪声得到充分降低。

LDO噪声示例

图6至图9显示多个可调LDO在使用与不使用降噪网络时的输出电压噪声。降噪网络对噪声频谱密度的影响是显而易见的。在所有情况下，当频率在20 Hz到10 kHz，有些LDO甚至高达50 kHz时，噪声有显著下降。

图上同时给出了可调LDO在单位增益条件下的噪声频谱密度，以便进行比较。显然，超过由 R_{FB1} 和 C_{NR} 产生的零点时，采用降噪网络的可调LDO的噪声特性几乎与单位增益的LDO相同。

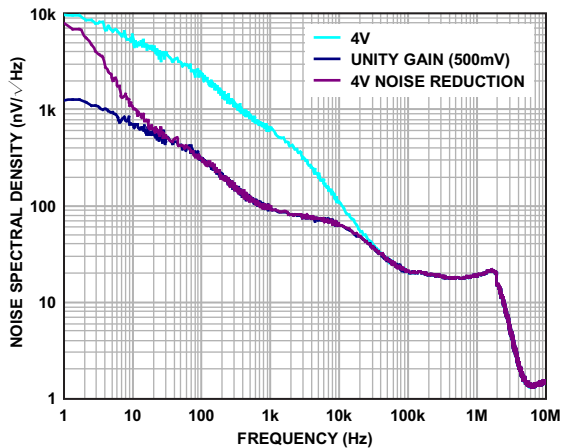


图6. ADP125可调LDO的噪声频谱密度

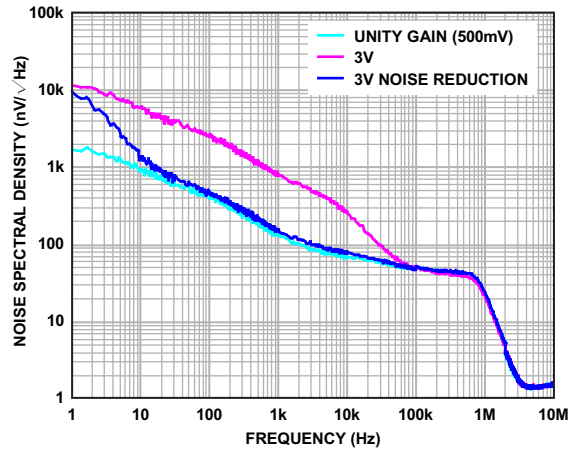


图7. ADP171可调LDO的噪声频谱密度

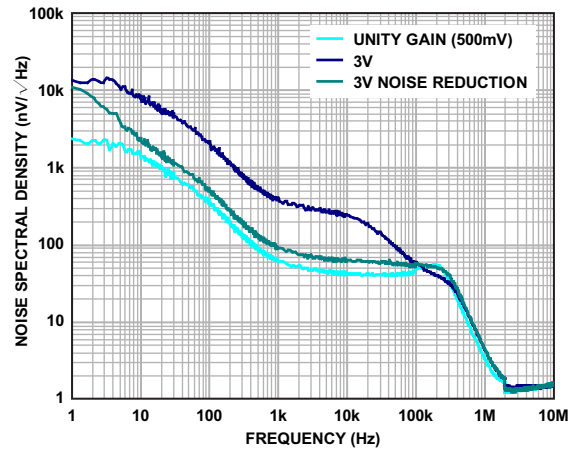


图8. ADP1741/ADP1753/ADP1755可调LDO的噪声频谱密度

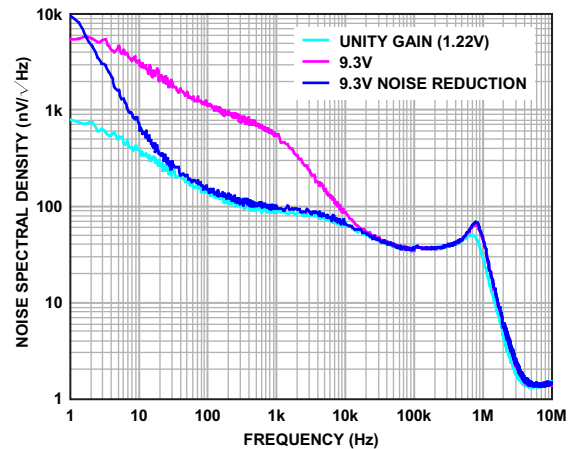


图9. ADP7102/ADP7104/ADP7105可调LDO的噪声频谱密度

注意，无论有无降噪网络，噪声频谱密度曲线均在20 kHz上方收敛。这是因为误差放大器的闭环增益达到放大器的开环特性，无法进一步降低噪声增益。

降噪网络

配合ADP7142运用降噪网络的设计示例

设ADP7142的噪声约为 $11\ \mu\text{V}$ ，可用以下公式计算ADP7142在可调模式下的噪声：

$$\text{噪声} = 11\ \mu\text{V} \times (R_{PAR} + R_{FB2})/R_{FB2} \quad (2)$$

其中， R_{PAR} 为 R_{FB1} 和 R_{NR} 的并联组合。

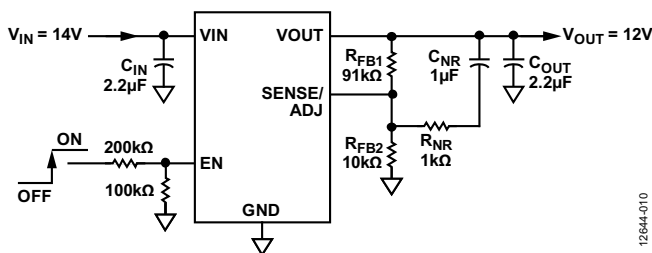


图10. 降噪更改

基于图10所示元件值，ADP7142电路具有以下特性：

- 直流增益：10 (20 dB)
- 3 dB滚降频率：1.75 Hz
- 高频交流增益：1.099 (0.82dB)
- 理论降噪系数：9.1 (19.2 dB)
- 无降噪功能时可调LDO的实测RMS噪声：70 $\mu\text{V rms}$
- 有降噪功能时可调LDO的实测RMS噪声：12 $\mu\text{V rms}$
- 实测降噪幅度约为15.3 dB

注意，测得的降噪低于理论降噪。图11显示可调型ADP7142在有降噪网络和无降噪网络条件下在6 V和12 V电压时的噪声频谱密度。有降噪网络的输出噪声在两种电压下大致相等，尤其是在频率高于100 Hz时。

不带降噪网络的输出噪声在6 V和12 V两种电压下可能相差2 kHz至20 kHz左右。如果噪声高于40 kHz，则误差放大器的闭环增益受限于其开环增益特性。因此，如果误差放

大器具有无限带宽，那么20 kHz至100 kHz噪声成分将小于预期。噪声也低于根据直流增益而预期的值(70 $\mu\text{V rms}$ 和110 $\mu\text{V rms}$)。在同一频率范围内，PSRR性能也有改善(更多信息参见“改善PSRR”部分)。

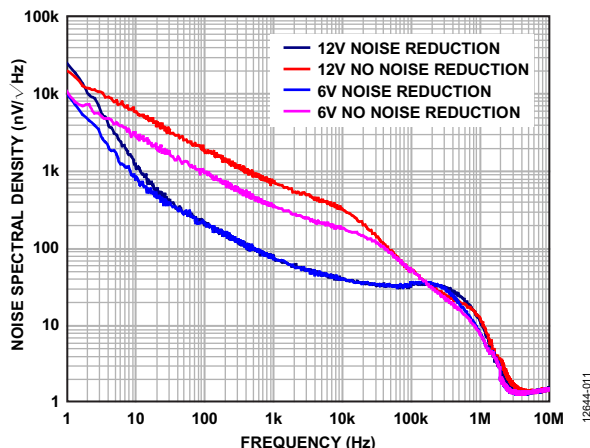


图11. ADP7142在有/无降噪网络条件下的6 V和12 V输出电压。

LDO PSRR

PSRR是衡量电路抑制电源输入端出现的外来信号(如噪声和纹波)，使这些干扰信号不致于破坏电路输出的能力。电路的PSRR为：

$$PSRR = 20 \times \log \left(\frac{VE_{IN}}{VE_{OUT}} \right) \quad (3)$$

其中， VE_{IN} 和 VE_{OUT} 分别为输入端和输出端的干扰信号。

对于多数电路(如ADC、DAC和放大器等)，该PSRR适用于向电路内部供电的引脚。然而，LDO输入电源引脚不仅为内部电路供电，还为稳压输出电压提供负载电流。

改善PSRR

使用降噪网络降低可调LDO输出噪声还有另一个优势，即还能改善LDO的低频PSRR。在图5中， R_{FB1} 、 R_{NR} 和 C_{NR} 形成一个超前滞后网络，其中，零点大约位于 $1/(R_{FB1} \times C_{NR})$ 处。其极点也大约在 $1/(R_{NR} \times C_{NR})$ 处。超前-滞后网络在反馈环路中充当正反馈功能，因此能改善LDO的PSRR。对于低于LDO闭环增益和开环增益收敛点的频率，PSRR改善量(单位为dB)约为

$$20 \times \log \left(1 + \frac{R_{FB1}}{R_{NR}} \right)$$

图12至图15展示了降噪网络对多个可调LDO的PSRR的影响。当频率在10 Hz到20 kHz范围内时，PSRR的改善幅度在15 dB和20 dB之间。例如，图15比较了一个9 V可调LDO在使用和不使用降噪网络条件下的PSRR。在本例中， $R_{FB1} = 64 \text{ k}\Omega$ ， $R_{FB2} = 10 \text{ k}\Omega$ ， $R_{NR} = 10 \text{ k}\Omega$ 且 $C_{NR} = 1 \mu\text{F}$ 。由 R_{FB1} 和 C_{NR} 形成的零点约为2.5 Hz，在频率超过10 Hz时PSRR的改善情况是非常显著的。当频率范围为100 Hz至1 kHz时，PSRR的整体改善幅度约为17 dB。PSRR的改善情况直到LDO开环增益和闭环增益收敛的20 kHz处才有所下降。

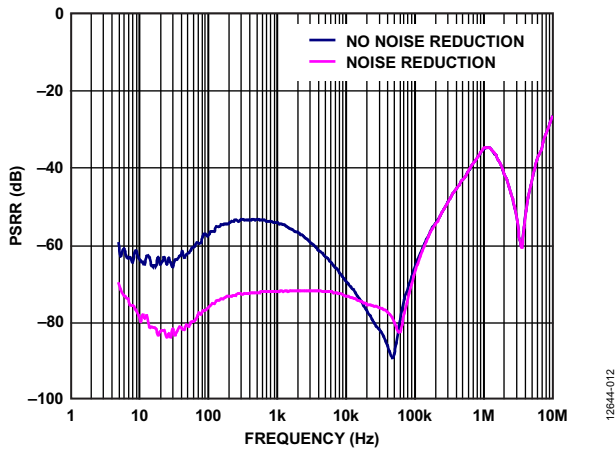


图12. ADP125可调LDO在有/无降噪网络条件下的PSRR

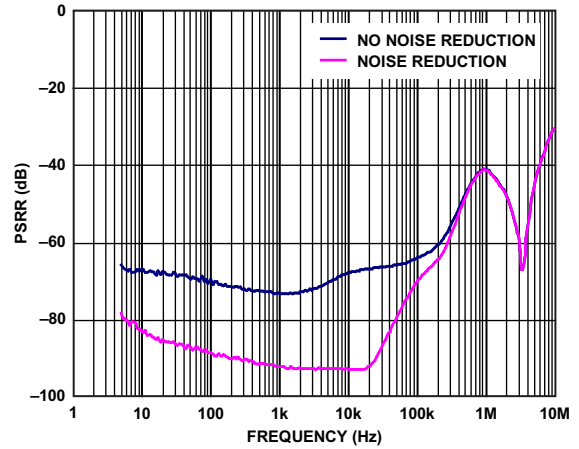


图13. ADP171可调LDO在有/无降噪网络条件下的PSRR

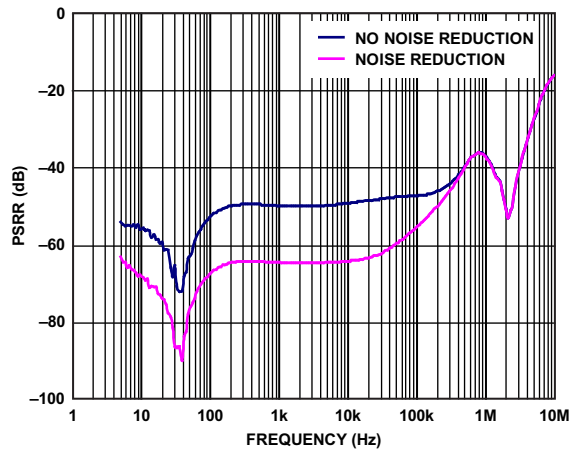


图14. ADP1741/ADP1753/ADP1755可调LDO在有/无降噪网络条件下的PSRR

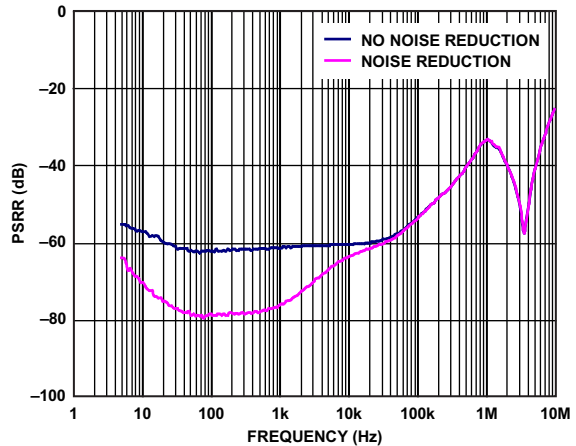


图15. ADP7102/ADP7104可调LDO在有/无降噪网络条件下的PSRR

瞬变负载改善

降噪网络也可改善LDO的瞬变负载响应。由于 R_{FB1} 、 R_{NR} 和 C_{NR} (见图5)在LDO反馈环路中执行正反馈功能,因此,瞬变负载的高频部分未经衰减就馈入误差放大器。这样,误差放大器就可以快速对瞬变负载做出响应。图16和图17所示为ADP125在有/无降噪网络条件下的瞬变负载响应。从图17可以看出,采用降噪网络时,LDO可以在不到50 μ s的时间内对瞬变负载做出响应,而未采用降噪网络时,LDO的响应时间则达500 μ s。

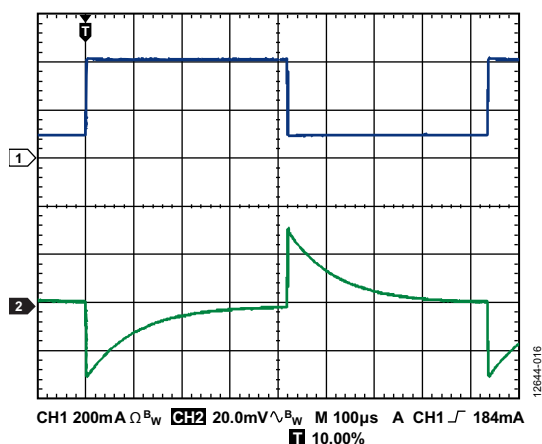


图16. ADP125可调LDO在无降噪网络条件下的瞬变负载响应

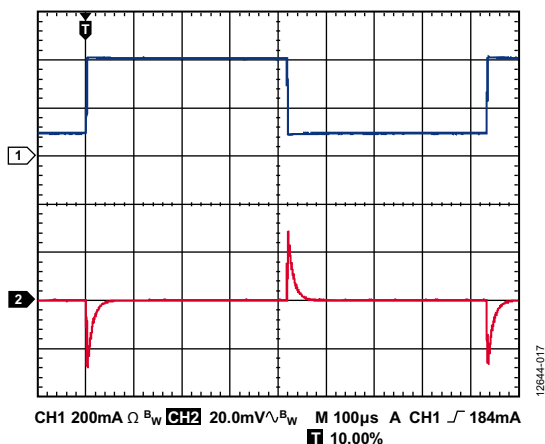


图17. ADP125可调LDO在有降噪网络条件下的瞬变负载响应

对启动时间的影响

使用降噪网络的一个缺点是它会极大地增加LDO的启动时间。图18至图20所示为ADP125在有/无降噪网络条件下的启动时间。LDO的正常启动时间约为600 μ s。增加 $C_{NR} = 10$ nF

的降噪网络后,启动时间增至6 ms。当 $C_{NR} = 1$ μ F时,启动时间为600 ms。对于电路完全上电后不再开关LDO的应用而言,启动时间的增加不是问题。

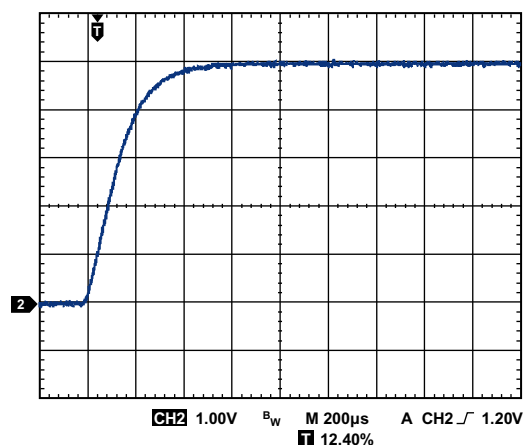


图18. ADP125可调LDO的启动时间

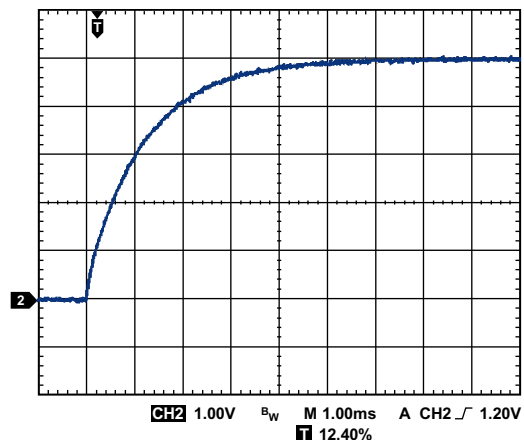


图19. ADP125可调LDO在采用 $C_{NR} = 10$ nF的降噪网络时的启动时间

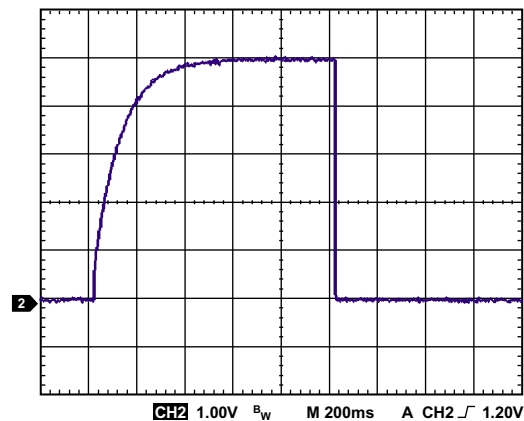


图20. ADP125可调LDO在采用 $C_{NR} = 1$ μ F的降噪网络时的启动时间

小结

一般地，增加一个简单的RC网络后，可调LDO的噪声、PSRR和瞬变负载性能可以得到大幅改善。噪声敏感型应用(如高速时钟、ADC、DAC、VCO和PLL)可以从采用降噪网络的可调LDO中受益。

这种技术仅对与图5所示架构类似的可调输出电压LDO有效。这种架构的特性是，输出噪声随输出电压的变化而变化。这一点在图5中表现十分明显，因为基准电压和误差放大器噪声大约按R1:R2的比例增加。

较老的 可调 LDO(如 [ADP123](#)、[ADP125](#)、[ADP171](#)、[ADP223](#)、[ADP323](#)、[ADP1741](#)、[ADP1753](#)、[ADP1755](#)、[ADP7102](#)、[ADP7104](#)和[ADP7105](#))都采用了这种通用架构，都可从降噪网络中大受裨益。

较新的 LDO(如 [ADP7118](#)、[ADP7142](#)、[ADP7182](#)、[ADM7170](#)、[ADM7171](#)和[ADM7172](#))在可调模式时，使用的

是一种类似架构。然而，这些LDO把误差放大器设为单位增益，并使基准电压等于输出电压，由此确保输出噪声几乎独立于输出电压。在可调模式下使用LDO时，最好选择一个稍低于设定电压的固定输出电压以确保误差放大器的直流增益能尽量接近单位增益。

超低噪声LDO(如 [ADM7150](#)、[ADM7151](#)、[ADM7154](#)和[ADM7155](#))不能从降噪网络中受益。它们的架构把LDO误差放大器设为单位增益，即是说，基准电压等于输出电压，非常像前面提到的较新LDO。这些设计中的误差放大器具有超低的噪声和一个极点远低于1 Hz的对基准电压进行滤波的内部滤波器。这两个设计元素相结合，结果几乎消除了LDO输出端的噪声。