

互补波形发生器技术简介

作者: Mike Gomez
Microchip Technology Inc.

简介

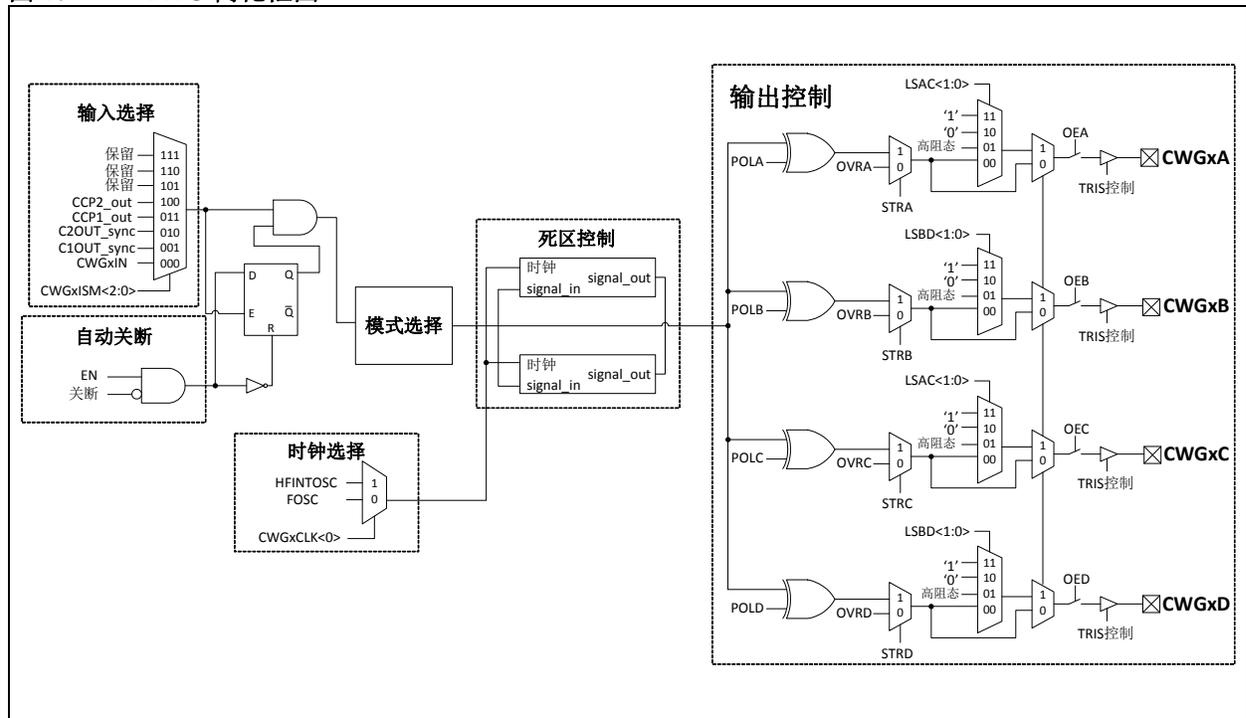
在需要精确半桥和全桥控制的应用中（如电机驱动器应用），最好使用具有可选择输入源、死区控制、极性控制、自动关断和自动恢复功能的互补波形发生器。

Microchip 的 8 位单片机中的互补波形发生器（Complementary Waveform Generator, CWG）外设可以提供这些功能，而无需任何处理器开销。本文简要介绍了 CWG 的特性、配置方法和一些重要值的计算。

框图

图 1 给出了 CWG 外设的简化框图。图 1 中的每个框代表 CWG 的特性。CWG 基于几个可选输入源之一来产生互补输出。互补输出可以在推挽、半桥、全桥和转向 PWM 等不同工作模式下进一步修改。可以选择时钟源用在互补输出波形对之间插入死区延时。每个 CWG 输出引脚具有独立的输出使能控制，并且这些引脚的极性也可以独立控制。此外，还可以在发生故障事件时立即终止 CWG 输出，并在故障事件消除时恢复。

图 1: CWG 简化框图



输入源选择

CWG 基于某个可选输入源来产生两个互补输出波形。这些输入源可以是连到 CWGxIN 引脚的外部输入，也可以是来自其他片内外设的输出。输入源选择位 (GxIS) 用于选择输入源。CWG 的输入源和位选择设置可能会因器件而异。一些可用作输入源的外设包括比较器、捕捉 / 比较 / PWM (Capture, Compare, PWM, CCP)、数控振荡器 (Numerically Controlled Oscillator, NCO) 和可配置逻辑单元 (Configurable Logic Cell, CLC) 输出。在用作 CWG 输入之前，选定的外设需要先完成配置。对于具有外设引脚选择 (Peripheral Pin Select, PPS) 功能的器件，可以通过 PPS 输入选择寄存器 (xxxPPS) 将 CWGxIN 输入引脚转移到任何其他引脚。通过将寄存器名称中的 “xxx” 符号更改为 CWGxIN，可以选择任何可用的 I/O 引脚作为 CWGxIN。

模式选择

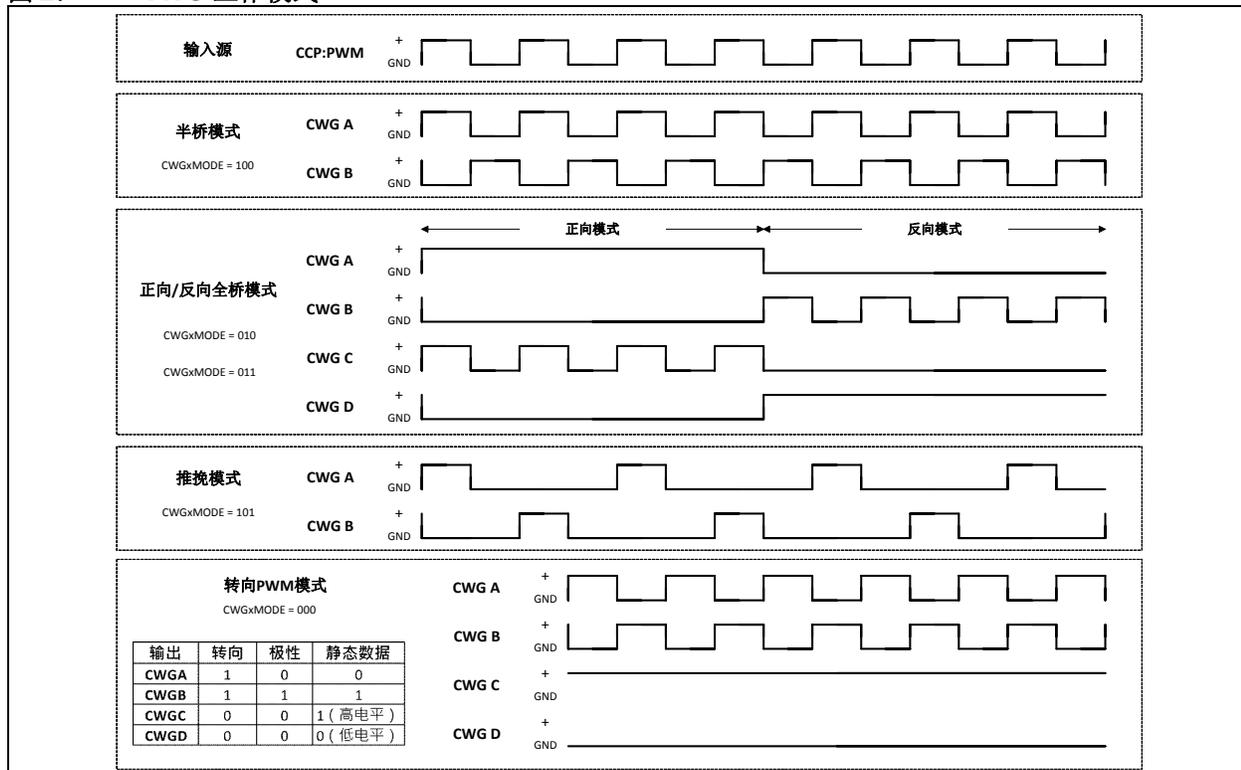
CWG 输出可以修改以在几种不同模式下工作。这些模式包括：

- 半桥模式
- 正向全桥模式
- 反向全桥模式
- 推挽模式
- 转向 PWM 模式

模式选择仅在一些器件系列中可用。PIC16F161X 系列是具有这种 CWG 功能的器件系列之一。在该系列中，上述模式可以通过设置 CWG 模式选择位 (CWGxMODE) 来选择。图 2 显示了 PIC16F161X 系列在不同工作模式下的 CWG 输出。

在半桥模式下，产生的两个输出信号为输入的真值和取反形式。在正向和反向全桥模式下，三个输出驱动静态值，而第四个输出则复制输入数据信号。要在正向和反向全桥模式之间转换，需要切换 CWGxCON0 寄存器的 MODE<0> 位。在推挽模式中，间隔复制输入信号以生成输出信号。在转向 PWM 模式下，使转向使能位 (STRA:D) 有效可将输入事件信号复制到部分或全部四个 CWG 输出 (CWGxA:D)。清零转向使能位 (STRA:D) 时，CWG 输出 (CWGxA:D) 信号由转向数据位 (OVRA:D) 决定。使用同步转向模式时，需要先出现下一个上升沿输入事件，之后 STRA:D 位的更改才会生效。在非同步转向模式下，STRA:D 位的更改在下一个指令周期生效。

图 2: CWG 工作模式



时钟源选择

用于死区控制的参考时钟可以从几个不同时钟源中选择。这通过使用 CWG 时钟选择位 (GxCS) 来完成。可用时钟源可能会因器件而异, 这点与输入源类似。

当所选的时钟源为 HFINTOSC (16 MHz), 并且所选的输入源保持工作状态时, 即使在单片机处于休眠模式时, CWG 也仍然可以工作。

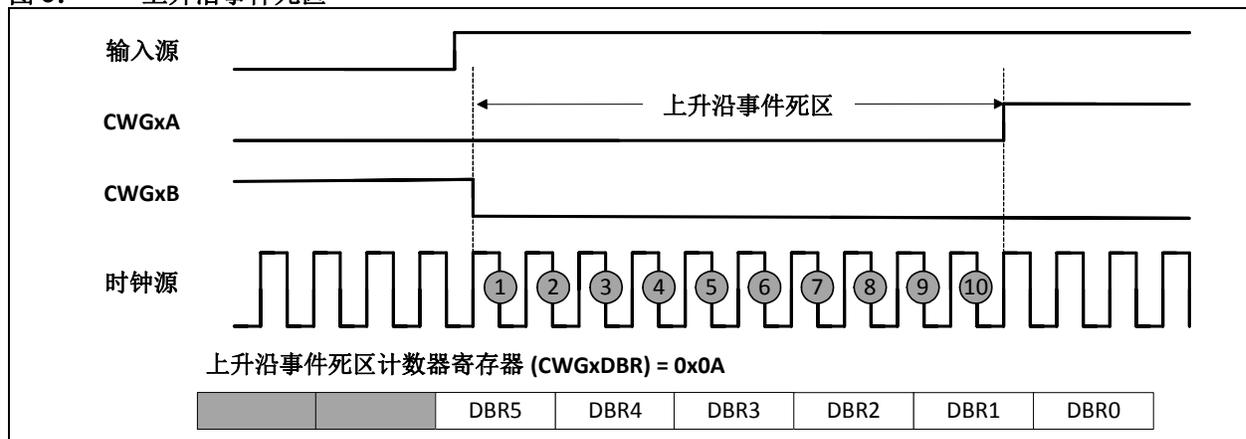
死区控制

在半桥模式期间, 死区控制用于提供非重叠的输出信号; 在全桥模式期间, 它用于改变方向。非重叠信号可防止外部电源开关交叉传导。死区控制使用所选的时钟源作为产生延时所依据的参考时钟。最多可以在上升沿死区计数器寄存器 (CWGxDBR) 和下降沿死区计数器寄存器 (CWGxDBF) 中放入一个 6 位的值来指示时钟延时周期的计数。

死区上升沿控制

在图 3 中, 当 CWGxB 变为低电平时, 上升沿死区开始计数, 使 CWGxA 延迟 10 个时钟周期, 然后才变为高电平。

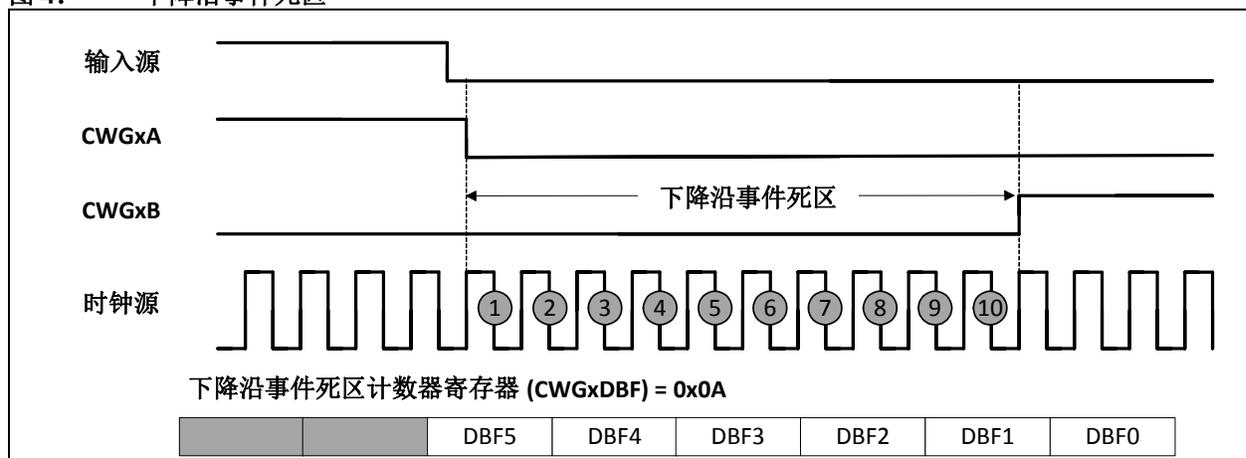
图 3: 上升沿事件死区



死区下降沿控制

在图 4 中, 当 CWGxA 变为低电平时, 下降沿死区开始计数, 使 CWGxB 延迟 10 个时钟周期, 然后才变为高电平。

图 4: 下降沿事件死区



CWGxDBR 和 CWGxDBF 是双缓冲寄存器。当 CWG 使能位 EN 为 0 时，数据值在写入 CWGxDBR 和 CWGxDBF 寄存器之后立即装入 CWGxDBR 和 CWGxDBF 寄存器。当 EN 为 1 时，数据值在 CWGxCON0 寄存器的 LD 位置 1 之后，在 CWG 输入信号的下一个下降沿装入 CWGxDBR 和 CWGxDBF 寄存器。如果输入源信号出现的时间不足以完成计数，则相应输出上不会显示任何输出信号。

自动关断

自动关断可以通过可用故障事件源之一或通过执行软件来触发。可以使用自动关断控制寄存器 (CWGxAS1) 来选择故障事件源。

自动关断是一种低电平有效的操作。当所选的故障事件变为低电平时，输出引脚将处于关断状态。输出引脚关断状态可以选择为强制低电平、强制高电平、三态或无效，可通过设置自动关断状态控制位 (LSBD/LSAC) 来实现。此外，用软件将自动关断控制寄存器 (CWGxAS0) 的 SHUTDOWN 位置 1 会强制输出进入关断状态。

关断状态可以一直保持，直到用软件清除或自动清除。自动清除自动关断需要使能自动重启。使用自动重启使能位 (REN) 可以使能自动重启。

输出使能

每个 CWG 输出引脚都具有独立的输出引脚使能控制。当输出引脚使能位清零时，CWG 与输出引脚不连接。当输出使能位置 1 时，则根据内部端口优先级选择重载值或是有效波形应用到引脚。通过清零模块使能位，可以完全禁止输出控制。在 CWG 中，使用输出使能位 (OEA:D) 来选择输出使能。将该位置 1 会使能输出。默认情况下，互补驱动器在输出 CWGxA/C 上配置为无效，而在输出 CWGxB/D 上配置为有效。

一些器件允许将 CWG 输出转移到其备用引脚上。使用备用引脚功能寄存器 (APFCON)，可以在其默认和备用引脚之间转移 CWG 输出功能。

对于具有外设引脚选择 (PPS) 功能的器件，输出控制不可用。每个器件引脚改为通过 PPS 寄存器独立地控制输出选择。未在 PPS 寄存器中选择输出时，外设与输出引脚不连接。

极性控制

可以通过设置极性控制来使输出信号反相。可以单独选择每个 CWG 输出的极性。当输出极性位置 1 时，相应的输出会变为低电平有效。清零输出极性位时，相应输出将配置为高电平有效。通过使输出信号的极性反转，可以使输出 A 或输出 B 输出完全相同的信号。输出极性使用输出极性位 (GxPOLA:D) 来选择。

死区时间计算和偏差

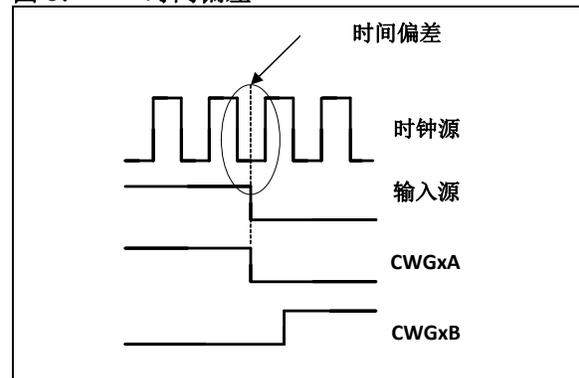
死区的计时方式是对时钟周期进行计数，从 0 开始一直计数至其相应计数寄存器中的值。确切的死区时间使用公式 1 计算。

公式 1： 时间计算



时间计算并非每次都是精确的。这称为时间偏差，如图 5 所示。

图 5： 时间偏差



当触发死区定时器的上升沿和下降沿事件源来自异步输入时（如 CWGxIN 引脚的外部输入），则会产生时间偏差。可以使用公式 2 来计算时间偏差。

公式 2: 时间偏差计算



使用 MICROCHIP MPLAB® 代码配置器 (MCC) 配置 CWG

在本节中，采用 MPLAB 代码配置器 (MCC) 来轻松配置 CWG 模块。MCC 是一款用于 MPLAB X IDE 的人性化插件工具，它基于在其图形用户界面 (Graphical User Interface, GUI) 中的设置和选择来生成用于控制和驱动 PIC® 单片机外设的驱动程序。关于在 MPLAB X IDE 中安装和设置 MCC 的信息，请参见《MPLAB® 代码配置器用户指南》，它可从 www.microchip.com 获取。

以下步骤将说明如何使用 MCC 来配置 PIC16F1509 中的 CWG 模块。CCP 的脉宽调制 (PWM) 输出信号 (以 50% 占空比运行) 用作输入源，高频内部振荡器 (HFINTOSC) 用作死区参考时钟。在成功完成配置后，CWG 会产生两个互补波形输出，使用 CWGxIN 上连接的低电平有效外部开关可以终止它们以控制关断。

1. 导航至：“Tools (工具) – Embedded (已安装工具) – MPLAB Code Configurator (MPLAB 代码配置器)”来启动 MCC。
2. 在 MPLAB X 内，在“Project Resources” (项目资源) 窗口中的“System” (系统) 标签上设置所需的配置寄存器和系统时钟源。
3. 配置要使用的输入源：
 - PWM 配置
 - 在器件资源面板下。展开“PWM”，然后双击“PWM2”将该模块添加到“Project Resources”面板。
 - 在“Project Resources”窗口中单击“PWM2::PWM”后，在中心面板中，将占空比设置为 50%，并选择 Timer2 作为定时器源。选择 Timer2 作为 CCP1 的定时器源时，配置器会自动将其添加到“Project Resources”中。

- Timer2 配置
 - 在“Project Resources”窗口中单击“TMR2::Timer”之后，在中心面板中，使用下拉菜单将预分频比设置为 1:64，将“PR Match Value” (PR 匹配值) 设置为 0xFF。
 - 选中“Start Timer After Initialization” (初始化后启动定时器) 复选框。
4. 配置 CCP 之后，现在可以通过将该模块添加到“Project Resources”面板来配置 CWG。以下指示信息说明如何配置 CWG。
 5. 在“Project Resources”窗口中单击“CWG1::CWG”之后，在中心面板中，通过选中“Enable CWG” (使能 CWG) 复选框来使能 CWG。在“Select an Input Source” (选择输入源) 下拉菜单中选择“PWM2OUT”作为输入源。
 6. 选择 HFINTOSC (16 MHz) 作为死区定时器的参考时钟源。
 7. 在“Output Pins Configuration” (输出引脚配置) 选项卡下，选中“Enable CWGA Pin” (使能 CWGA 引脚) 和“Enable CWGB Pin” (使能 CWGB 引脚) 来使能这两个输出。
 - 选择 CWGA 和 CWGB 上的“Non-Inverted” (同相) 复选框，以忽略输出上的极性变化。
 8. 在“Auto-Shutdown” (自动关断) 选项卡上，选中“Shutdown when CWGFLT input is low” (CWGFLT 输入为低电平时关断) 和“Enable Auto-Restart” (使能自动重启) 复选框来激活自动关断和重启功能。为避免关断，将 CWGFLT (RA2) 引脚驱动为高电平。
 - 在下拉菜单中将“CWGA Pin Shutdown State” (CWGA 引脚关断状态) 和“CWGB Pin Shutdown State” (CWGB 引脚关断状态) 设置为“driven_low” (低电平驱动)。
 9. 在“Rising Event” (上升沿事件) 和“Falling Event” (下降沿事件) 选项卡下配置死区控制时，选择“9 to 10_counts” (9 到 10 次计数) 作为 CWG 上升沿 / 下降沿事件计数。
 10. 单击中心面板左上角的“Generate Code” (生成代码) 按钮。这会在项目中自动生成一个 main.c 文件。此外，它还会初始化每个模块，并留下一个空 while(1) 循环用于输入定制代码。关于 MCC 中 CWG 的用户界面，请参见图 6；关于为 CWG 模块生成的初始化代码，请参见例 1。

图 6: MCC 中 CWG 的用户界面

